

JP2002164516 A

SEMICONDUCTOR DEVICE AND ITS MANUFACTURING METHOD

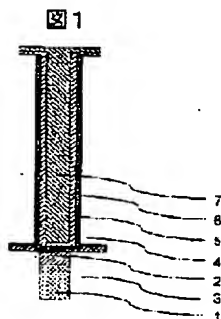
HITACHI LTD

Inventor(s):HIRATANI MASAHIKO ;KIMURA SHINICHIRO ;HAMADA  
TOMOYUKI

Application No. 2000360707 JP2000360707 JP, Filed 20001122,A1 Published  
20020607Published 20020607

**Abstract:** PROBLEM TO BE SOLVED: To overcome the problem of a prior art such that relative permittivity of pure tantalum pentaoxide is increased in a range several times by forming conditions, but reproducibility and stability are insufficient, regarding a structure and a forming method of a semiconductor capacitance storage device, in particular, a tantalum niobium pentaoxide dielectric film.

**SOLUTION:** After an Ru or Pt film as a lower part electrode is formed inside a deep hole opened on an interlayer insulating film and element isolation is finished, a dielectric film which is composed of solid solution of tantalum pentaoxide and niobium pentaoxide and has a thickness of at most 10 nm is formed (Fig. 1). Crystal structure of the dielectric film is hexagonal. Its relative permittivity increases as the amount of niobium pentaoxide is increased, and the maximum value exceeds 100. The dielectric film is crystallized stably by heat treatment at 550-700 - C. The high relative permittivity simplifies the capacitor structure in the semiconductor capacitance storage device in large capacitance high integration, improves reliability and, at the same time, can reduce manufacturing cost.



- 1...プラグ  
2...ノリ/アモル  
3...プラグ部間絶縁膜  
4...キャパシタ部間絶縁膜  
5...下層電極  
6...(Ta,Nb)<sub>2</sub>O<sub>5</sub>固溶体誘電体膜  
7...上層電極

(19) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開2002-164516

(P2002-164516A)

(43) 公開日 平成14年6月7日(2002.6.7)

(51) Int.Cl.<sup>7</sup>

識別記号

F I

テ-マ-ト<sup>\*</sup>(参考)

H 0 1 L 27/108

C 2 3 C 16/40

4 K 0 3 0

21/8242

H 0 1 L 21/316

X 5 F 0 5 8

C 2 3 C 16/40

27/10

6 2 1 C 5 F 0 8 3

H 0 1 L 21/316

6 5 1

審査請求 未請求 請求項の数17 O L (全 12 頁)

(21) 出願番号

特願2000-360707(P2000-360707)

(22) 出願日

平成12年11月22日(2000.11.22)

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 平谷 正彦

東京都国分寺市東恋ヶ窪一丁目280番地

株式会社日立製作所中央研究所内

(72) 発明者 木村 紳一郎

東京都国分寺市東恋ヶ窪一丁目280番地

株式会社日立製作所中央研究所内

(74) 代理人 100075096

弁理士 作田 康夫

最終頁に続く

(54) 【発明の名称】 半導体装置およびその製造方法

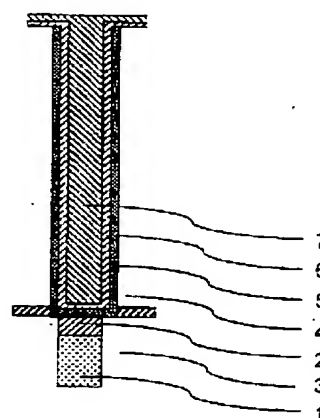
(57) 【要約】

【課題】 本発明は、半導体容量記憶装置の、特に五酸化タンタルニオブ誘電体膜の構造とその形成方法に関する。純五酸化タンタルの比誘電率は形成条件によっては数倍の範囲で増大するが、その再現性と安定性に問題があった。

【解決手段】 層間絶縁膜上に開口した深孔の内側に下部電極としてRuもしくはPt膜を形成し素子間分離した後、五酸化タンタルと五酸化ニオブの固溶体からなる厚さ10nm以下の誘電体膜を形成する(図1)。この誘電体膜は結晶構造が六方晶で、比誘電率は五酸化ニオブ量の増大とともに増大し、最大で100を超える。また、550℃から700℃の熱処理で安定に結晶化する。

【効果】 高い比誘電率は、大容量高集積の半導体容量記憶装置におけるキャパシタ構造を簡略化し、信頼性を向上させると同時に製造コストを低減することができる。

図1



- 1...プラグ
- 2...バリアメタル
- 3...プラグ部相間絶縁膜
- 4...キャパシタ部相間絶縁膜
- 5...下部電極
- 6...(Ta,Nb)<sub>2</sub>O<sub>5</sub>固溶体誘電体膜
- 7...上部電極

## 【特許請求の範囲】

【請求項 1】キャパシタを有する半導体装置において、上記キャパシタは、下部電極及び上部電極と該各電極間に設けられた誘電体膜とを有し、

上記誘電体膜が、五酸化タンタルと五酸化ニオブの固溶体からなることを特徴とする半導体装置。

【請求項 2】キャパシタを有する半導体装置において、上記キャパシタは、下部電極及び上部電極と該各電極間に設けられた誘電体膜とを有し、

上記誘電体膜が、五酸化タンタルニオブからなることを特徴とする半導体装置。

【請求項 3】上記誘電体膜が、比誘電率が 50 以上で厚さが 10 nm 以下の膜であることを特徴とする請求項 1 又は 2 に記載の半導体装置。

【請求項 4】上記誘電体膜が、六方晶結晶構造を有することを特徴とする請求項 3 に記載の半導体装置。

【請求項 5】上記六方晶結晶構造が、基底面内で 0.36 nm あるいはその整数倍周期であることを特徴とする請求項 4 に記載の半導体装置。

【請求項 6】上記六方晶結晶構造が、基底面内で 0.63 nm あるいはその整数倍周期であることを特徴とする請求項 4 に記載の半導体装置。

【請求項 7】上記下部電極が、白金及びルテニウムの中から選ばれた少なくとも 1 種から構成されていることを特徴とする請求項 1 又は 2 に記載の半導体装置。

【請求項 8】半導体基板と、  
該半導体基板の主表面に形成された MOS トランジスタと、  
該 MOS トランジスタのソース領域又はドレイン領域と電気的に接続されたプラグと、  
該プラグ上に設けられた層間絶縁膜と、  
上記層間絶縁膜内に設けられた凹型の孔と、  
該凹型の孔内に形成されたキャパシタとを有し、  
該キャパシタが、

上記凹型の孔の少なくとも内側側面及び底面上に形成され、かつ、上記プラグと電気的に接続された下部電極と、

該下部電極上に設けられた五酸化タンタルと五酸化ニオブの固溶体からなる誘電体膜と、

該誘電体膜上に設けられた上部電極とからなることを特徴とする半導体装置。

【請求項 9】半導体基板と、  
該半導体基板の主表面に形成された MOS トランジスタと、

該 MOS トランジスタのソース領域又はドレイン領域と電気的に接続されたプラグと、

該プラグ上に設けられた層間絶縁膜と、

上記層間絶縁膜内に設けられた凹型の孔と、

該凹型の孔内に形成されたキャパシタとを有し、

該キャパシタが、

上記凹型の孔の少なくとも内側側面及び底面上に形成され、かつ、上記プラグと電気的に接続された下部電極と、

該下部電極上に設けられた五酸化タンタルニオブからなる誘電体膜と、

該誘電体膜上に設けられた上部電極とからなることを特徴とする半導体装置。

【請求項 10】上記誘電体膜が、比誘電率が 50 以上で厚さが 10 nm 以下の膜であることを特徴とする請求項 8 又は 9 に記載の半導体装置。

【請求項 11】上記誘電体膜が、六方晶結晶構造を有することを特徴とする請求項 10 に記載の半導体装置。

【請求項 12】上記六方晶結晶構造が、基底面内で 0.36 nm あるいはその整数倍周期であることを特徴とする請求項 11 に記載の半導体装置。

【請求項 13】上記六方晶結晶構造が、基底面内で 0.63 nm あるいはその整数倍周期であることを特徴とする請求項 11 に記載の半導体装置。

【請求項 14】上記下部電極が、白金及びルテニウムの中から選ばれた少なくとも 1 種から構成されていることを特徴とする請求項 8 又は 9 に記載の半導体装置。

【請求項 15】層間絶縁膜内に凹型の孔を設ける工程と、

該凹型の孔の少なくとも内側側面及び底面上に下部電極を形成する工程と、該下部電極上に、厚さが 10 nm 以下の五酸化タンタルと五酸化ニオブの固溶体からなる誘電体膜を、ペンタエトキシタンタルとペンタエトキシニオブの混合原料を用いる化学的気相成長法により形成する工程と、

該誘電体膜上に上部電極を形成する工程を有し、  
上記下部電極、上記誘電体膜及び上記上部電極とによりキャパシタを構成することを特徴とする半導体装置の製造方法。

【請求項 16】上記下部電極を形成する工程を、ビスエチルシクロペンタジエニルルテニウムをテトラヒドロフランに 0.1 mol/l の濃度で溶解した溶液を液体搬送する化学的気相成長法により行なうことを特徴とする請求項 15 に記載の半導体装置の製造方法。

【請求項 17】上記下部電極を形成する工程を、メチルシクロペンタジエニルトリメチル白金をテトラヒドロフランに 0.1 mol/l の濃度で溶解した溶液を液体搬送する化学的気相成長法により行なうことを特徴とする請求項 15 に記載の半導体装置の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、五酸化タンタルなどの金属酸化物を誘電体として用いたキャパシタを有する半導体装置及びその製造方法に関する。

## 【0002】

【従来の技術】ダイナミック・ランダム・アクセス・メ

メモリ (DRAM) をはじめとする LSI を有する半導体装置では、高集積化に伴ってキャパシタ面積が縮小する。そこで、これまでキャパシタ絶縁膜として使用されてきたシリコン酸化物に代わって、比誘電率が数十と大きい五酸化タンタル ( $\text{Ta}_2\text{O}_5$ ) などの金属酸化物誘電体をキャパシタ絶縁膜に適用することが検討されている。加えて、最小加工寸法が  $0.15\ \mu\text{m}$  以下となるようなギガビット世代の半導体装置では、たとえ比誘電率の大きい金属酸化物誘電体を適用しても、蓄積電荷量を一層増大させるために深孔や凸型の表面上に、CVD法 (化学的気相成長法) を用いて誘電体膜を形成する必要がある。

【0003】本明細書では、五酸化タンタルや  $\text{Ta}_2\text{O}_5$  という表現を用いるが、これは必ずしも厳密な Ta と O の定比組成を意味しない。さらに、タンタル元素の一部をニオブ元素で置換したようなタンタル酸化物とニオブ酸化物の固溶体に対して五酸化タンタルニオブもしくは ( $\text{Ta}$ 、Nb)  $_2\text{O}_5$  という記述を、あるいはすべてをニオブ元素で置換したような純ニオブ酸化物に対して五酸化ニオブもしくは  $\text{Nb}_2\text{O}_5$  という記述を用いる。加えて、同じ  $\text{Ta}_2\text{O}_5$  や ( $\text{Ta}$ 、Nb)  $_2\text{O}_5$  でも、結晶対称性の違い (六方晶や斜方晶など) に重きを置いて説明する。

【0004】 $\text{Ta}_2\text{O}_5$  をキャパシタ絶縁膜として有する半導体装置に関しては、例えば、1999 Symposium on VLSI Technology, Digest of Technical Papers, p.99-100 に記載されている。その比誘電率は 25 から 30 とされている。一方、 $\text{Ta}_2\text{O}_5$  には結晶構造の異なる種々の多形が知られている。これらについては、例えば、Journal of Research of the National Bureau of Standards, vol.72A, p.175-186 (1968) に記載されている。本発明の新規性を明確にする上で重要なので、まず、 $\text{Ta}_2\text{O}_5$  において知られている結晶構造を説明し、次に、結晶構造と比誘電率の関係について説明する。

【0005】熱力学的に安定な相としては、L 相 (あるいはベータ相) と呼ばれる低温相と、それよりも高温で安定化する H 相の二つが知られている。通常  $\text{Ta}_2\text{O}_5$  と言えば、斜方晶からなる L 相をさす。これは、熱力学的にはおよそ  $950^\circ\text{C}$  から  $1350^\circ\text{C}$  の温度範囲で安定な相である。結晶構造として完全な L 相を得るには、L 相と H 相との相転移温度である  $1350^\circ\text{C}$  付近で長時間焼鈍することが必要である。H 相を、その安定温度領域から室温まで急冷すると、種々の相が準安定相として凍結される。そのひとつに単斜晶系に属するいわゆる H' と記述される相がある。

【0006】L 相よりも低温で得られる六方晶について説明する。まず、図 6 を用いて L 相と六方晶相を比較する。各多角形 (六角形および点線で示した多角形) は、Ta 原子を含む  $Z=0$  面の原子配列を表す配位多面体クラスタである。各多角形の中心をタンタルイオンが占有

し、タンタルイオンの上下席 (紙面の上下に相当する) および頂点席 (紙面内の多角形の頂点に相当する) を酸素イオンが占有する。五角形からなる細線は L 相におけるクラスタを、六角形からなる太線は  $\delta$  相など六方晶相のクラスタを示す。L 相のクラスタでは、Ta イオンは、酸素イオンによって面内 5 もしくは 4 配位、上下で 2 配位されて、それぞれ pentagonal bi-pyramid もしくは square bi-pyramid クラスタを形成する。これらは “理想的な L 相” で表される単位胞をもたらず。しかし実際は、立体障害によりクラスタが歪むと同時に、特定の酸素席に部分欠損を導入するので対称性が低下する。その結果、実際の L 相の単位胞は、図中の “理想的な L 相” を水平方向に 1.1 倍した  $4\ \text{nm}$  と長い周期を持つ。一方、六方晶相では、酸素席に統計的に空格子を導入することで立体障害が緩和される結果、図に示す様に面内で稜共有する六角形から構成される hexagonal bi-pyramid クラスタが形成される。中でも、 $\delta$  相は  $0.4\ \text{nm}$  以下の格子定数を持つ “最小の単位胞” で構成される六方晶である。 $\delta$  相の対称性が低下すると、図に示すように、“ $\delta$  相を面内で 2 倍” あるいは “ $\delta$  相を面内でルート 3 倍” した周期を持つ類似の六方晶が得られる。これら、六方晶の詳細は、例えば、Acta Cryst., vol.14, p.1278-1281 (1961) および Japanese Journal of Applied Physics, vol.6, p.21-34 (1967) および Sov. Phys. Crystallogr., vol.24, p.537-539 (1979) および Sov. Phys. Crystallogr., vol.25, p.669-672 (1980) に記載されている。

【0007】 $\delta$  相に代表される六方晶五酸化タンタルは、室温から非晶質タンタル酸化物を加熱したり、室温からタンタル薄膜やタンタル箔を酸化加熱処理したりして得られる。これら六方晶は低温で形成されるという特徴に加えて、厚さが数十 nm 程度の薄膜の形態において、より安定化するという特徴を持つ。図 6 で説明したように、L 相の結晶格子は一軸方向に  $4\ \text{nm}$  の長い周期を持つ。したがって、L 相薄膜では、膜厚方向の単位胞の数は、厚さが  $40\ \text{nm}$  で 10 単位胞、 $12\ \text{nm}$  で 3 単位胞、と膜厚が小さいほど減少する。その結果、膜厚が長い周期の数倍程度 ( $30-40\ \text{nm}$ ) に減少すると、L 相の結晶格子は不安定になり、結晶構造は周期長が  $0.4\ \text{nm}$  以下と小さい六方晶へと構造相転移する。故に、低温かつ膜厚が小さいほど六方晶構造が安定に形成される。

【0008】L 相と六方晶相を結晶学的に区別して同定するには詳細な構造解析が必要である。図 7 に、L 相と  $\delta$  相の X 線回折図形を模式的に比較した。容易にわかるように、特徴的な X 線回折線は、両相ではほぼ同じ回折角と強度比を与える。さらに、薄膜では回折線強度が弱いために、L 相の長周期構造に固有の弱い回折線を帰属することは困難である。加えて、膜厚が数十 nm と小さい多結晶薄膜では回折線幅が広がるために、L 相に見ら

れる主回折線の分裂（例えば、1、11、0と200、および1、11、1と201）を見出すことは難しい。つまり、X線回折の結果から、L相と $\delta$ 相を区別するには、格子定数の詳細な議論などが必要である。加えて、 $\delta$ 相を含む六方晶と断定するためには、電子線回折像などから、面内6回対称性を見出すことが最も望ましい。これは類似の六方晶でも同様である。

【0009】次に、 $Ta_2O_5$ の種々の相と比誘電率との関係について説明する。

【0010】すでに説明したように、 $Ta_2O_5$ と言えばL相を意味し、その比誘電率は25から30であるとするのが、妥当である。H相に関しては、室温ではH'相などの準安定相が析出しやすいので、その比誘電率については、ほとんど知られていない。

【0011】六方晶相に関しては、半導体装置への応用を目的とする薄膜について、いくつかの報告がある。シリコン窒化膜あるいはシリコンなどの半導体電極上に形成されるキャパシタ構造を、MISキャパシタ（MIS：金属-絶縁体-半導体）と呼ぶ。CVD法でシリコン基板上に形成したMIS- $Ta_2O_5$ 膜の結晶構造をX線構造解析の結果から $\delta$ 相と解析し、その比誘電率を約1.2とする報告が、Extended Abstracts of the 1991 International Conference on Solid State Devices and Materials, p. 198-200に掲載されている。

【0012】 $\delta$ 相と解析し、その比誘電率を4.0とする従来例が、特開平11-16624、に見られる。ここでは、表面を窒化した多結晶シリコン電極上にCVD法でMIS- $Ta_2O_5$ を形成し、純酸素雰囲気中で700から900℃の温度で1分間熱処理した。格子定数の議論なしにX線回折結果から $\delta$ 相（従来例では類似の六方晶も含まれるとしている。）と同定する点では、結晶構造解析は不完全と言える。

【0013】以上二つの従来例を総合的に判断して、MIS- $Ta_2O_5$ 膜を絶縁膜として用いるキャパシタでは、CVD法の条件と熱処理の条件によっては、比誘電率は最大で4.0と増大し、その結晶相は $\delta$ 相であると推測される。

【0014】こういった比誘電率の大きい $Ta_2O_5$ は、RuやPtなどの貴金属電極上に形成した場合にも知られている。このような金属電極上に形成されるキャパシタ構造を、MIMキャパシタ（MIM：金属-絶縁体-金属）と呼ぶ。例えば、特開平10-93051には、Pt上にスパッタリング法で550℃以上の温度で形成したMIM- $Ta_2O_5$ 膜は、比誘電率が7.5から8.0の高い値を示すと記述されている。また、X線回折より決定された結晶構造は、バルク材料よりも格子定数が1から3%増大した六方晶 $\delta$ 相であるとしている。ただし、本従来例では、これを裏付ける詳細なデータは開示されていない。Ru上での高誘電率MIM- $Ta_2O_5$ の形成に関しては、Extended Abstracts of the 1997 Interna-

tional Conference on Solid State Devices and Materials, p. 36-37に報告されている。CVD法でRuおよびPt上に形成し750℃以上で熱処理された $Ta_2O_5$ 膜は、最大で6.0の高い比誘電率を示す。結晶構造に関してはX線回折より、c軸が配向したL相であるとしている。RuやPt上に形成されたMIM- $Ta_2O_5$ 膜が4.0程度の高い比誘電率を示すことは、特開平11-16624にも記載されている。結晶構造はX線回折より、 $\delta$ 相であるとされた。

【0015】MIM- $Ta_2O_5$ 膜に関する以上三つの従来例を総合的に判断すると、その比誘電率は、形成および熱処理条件に依存し、4.0から8.0と大きな値を示す。その結晶構造は $\delta$ 相であると推測される。

【0016】 $Ta_2O_5$ に元素を添加すれば比誘電率が増大するという報告がある。 $Ta_2O_5$ に $TiO_2$ を8%添加すると、比誘電率は最大で1.26まで増大する。 $Ta_2O_5$ の結晶構造は、X線回折の結果から、単斜晶系に属するH'であることがわかった。ただし、この相を形成するには1350℃から1400℃の高温での熱処理が必要である。この例は、特開平9-2869に詳述されている。 $Ta_2O_5$ に $Al_2O_3$ をおよそ10%添加すると比誘電率は約4.0まで増大する。結晶相については、X線回折の結果から、 $Ta_2O_5$ 型固溶体と $AlTaO_4$ との混合物であるとされた。ただし、この相を得るためには1400℃の高温での熱処理が必要である。この例は、特開平10-182221に詳述されている。

【0017】以上の高誘電率 $Ta_2O_5$ に関する従来例を以下にまとめる。

【0018】1) MIS- $Ta_2O_5$ 膜を用いるキャパシタでは、CVD法および熱処理の条件によっては、その比誘電率は最大4.0に増大する。結晶相は $\delta$ 相に転移すると推測されるが、明確には同定されていない。

【0019】2) MIM- $Ta_2O_5$ 膜は、膜形成および熱処理の条件によっては、比誘電率が4.0（CVD形成）から8.0（スパッタ形成）と大きい。結晶構造は $\delta$ 相と推測されるが、明確には同定されていない。

【0020】3)  $TiO_2$ あるいは $Al_2O_3$ を添加し、およそ1400℃の温度で熱処理した $Ta_2O_5$ 膜は、比誘電率が最大で1.26と大きい。結晶相は、それぞれ単斜晶のH'相あるいは混合体である。

【0021】

【発明が解決しようとする課題】上で説明した高誘電率 $Ta_2O_5$ にはそれぞれ下記のような問題点がある。

【0022】まず、シリコン窒化膜上に形成されるMIS- $Ta_2O_5$ では、比誘電率はL相の典型的な値2.5よりは大きいものの、4.0程度に留まる。次に、Pt上にスパッタリング法で形成される $Ta_2O_5$ では、比誘電率は7.5以上と大きいものの、形成温度が550℃と高い。デバイス応用を考えて、たとえば深孔の内壁へ均一に $Ta_2O_5$ 膜を形成するにはCVD法を用いて500℃

以下の温度で形成する技術が要求される。Ru上への高誘電率 $Ta_2O_5$ の形成においても、750℃以上の熱処理温度が必要であり、デバイスプロセスへの適用を考えると、700℃以下に低減する技術が必要である。加えて、これらMIMおよびMISキャパシタの特性は、形成条件や熱処理条件に大きく依存し、再現性が乏しい。 $TiO_2$ や $Al_2O_3$ の添加に関しては、1400℃の高温熱処理が必要であるので、デバイスプロセスへの適用は不可能である。

【0023】つまり、比誘電率が50以上と大きい $Ta_2O_5$ を、MISおよびMIMキャパシタとして、半導体装置へ適用することのできる基盤技術は未だに確立していない。その理由は、なぜ $Ta_2O_5$ の比誘電率は増大するのか、高誘電率と結晶構造の関係は何なのか、これらを実現する具体的および最適化条件は何なのかなどが把握されていないことが第一原因である。これらすべての疑問について、その基礎的機構を理解すると同時に、それらを応用する技術を開発することで、比誘電率が50以上と大きい $Ta_2O_5$ を半導体装置のキャパシタ絶縁膜として適用することが可能となる。

【0024】本発明の第1の目的は、六方晶からなる比誘電率が50以上であるMISおよびMIMキャパシタを有する半導体装置を提供することにある。具体的には、以下に説明するように、五酸化タンタルと五酸化ニオブの固溶体を厚さ10nm以下の誘電体膜として用いることにより、これを解決した。本発明の第2の目的は、そのような半導体装置の製造方法を提供することにある。

【0025】

【課題を解決するための手段】上記 $Ta_2O_5$ キャパシタの課題を解決するために、以下に説明する知見を見出し、これを利用する高誘電体キャパシタとその製造方法を考案した。上記第1の目的の内、まず、最も基本となる $Ta_2O_5$ 膜が高比誘電率化する機構について説明する。次に、 $Nb_2O_5$ と $Ta_2O_5$ の固溶体、つまり $(Ta, Nb)_2O_5$ が有効な解決手段であることを説明する。そして、上記第2の目的である、高比誘電率六方晶 $(Ta, Nb)_2O_5$ 膜を有するキャパシタで構成される半導体装置の製造方法について説明する。

【0026】まず、図8(a)に、Ru電極上にCVD法を用いて480℃で形成し、400℃でオゾン酸化した後、700℃窒素中で結晶化処理した比誘電率が50と大きい厚さ9nmの $Ta_2O_5$ 膜のナノ領域電子線回折像を示す。回折像は写真で観察された回折点から模式的に書き直したものである。白丸はRu膜からの回折点、黒丸は $Ta_2O_5$ 膜からの回折点を示す。両者の面内での六回対称性は明らかである。つまり、MIMキャパシタにおける比誘電率が50と大きいRu上の $Ta_2O_5$ 膜の結晶構造は、L相ではなく、まぎれもなく六方晶である。これはRuの(001)面の六回対称性によって、

六方晶 $Ta_2O_5$ が安定化された結果である。六方晶 $Ta_2O_5$ 膜は、600℃の結晶化処理でも観察された。単位胞が最も小さい $\delta$ 相として解析すると、格子定数は $a = 0.363\text{ nm}$ 、 $c = 0.389\text{ nm}$ であった。 $\delta$ 相以外にも図6で説明した、基底面を2倍あるいは $\sqrt{3}$ 倍した六方晶相、あるいはそれらをさらに整数倍した六方晶相である可能性もある。Pt上に形成した膜でも、同様にしてこの六方晶は、確認された。この場合には、Ptの(111)面の三回対称性によって、六方晶 $Ta_2O_5$ が安定化された結果である。また、Ptの三回対称性およびRuの六回対称性が必ずしも膜の成長面と平行にある必要はなかった。つまり、無秩序な方位をもつPtやRu膜上でも同様に六回対称性の $Ta_2O_5$ が成長した。PtやRu膜表面の段差などに現れる三回あるいは六回対称面に対して、六回対称性の $Ta_2O_5$ が成長した結果であった。このように、比誘電率が50以上と大きいMIM- $Ta_2O_5$ の結晶構造が、明確に初めて六方晶と確認された。

【0027】そして、この六方晶MIM- $Ta_2O_5$ が600℃の低温でも結晶化したもうひとつの要因は、膜厚が10nm以下と小さいために長周期構造のL相が不安定になったことである。逆に、熱処理温度が750℃を超えたり600℃を下回ったりすると、六方晶は不安定になった。形成温度が500℃を超えても六方晶は不安定になった。また、膜厚が20nmを超えたり、5nmを下回ったりしても、六方晶は不安定になった。つまり、比誘電率の大きい六方晶MIM- $Ta_2O_5$ を安定化させる技術を開発した。

【0028】次に、図8(b)に、表面を窒化したポリシリコン上にCVD法を用いて450℃で形成し、酸素中750℃で酸化結晶化処理した厚さ8nmの $Ta_2O_5$ 膜のX線回折図形を示す。回折角(横軸 $2\theta$ )が $23^\circ$ 、 $29^\circ$ および $37^\circ$ 付近の回折線は、L相なら(001)、(1, 11, 0)、(1, 11, 1)に、 $\delta$ 相なら(001)、(100)、(101)に帰属される。L相に帰属すると、 $a = 0.61\text{ nm}$ 、 $c = 0.388\text{ nm}$ が得られ、粉体のL相( $a = 0.62\text{ nm}$ 、 $c = 0.389\text{ nm}$ )と比較して、a軸長は1.6%短い。加えて、L相と決定するだけの情報、例えば図7で説明したような回折線の分裂など、は見られない。 $\delta$ 相に帰属すると、 $a = 0.358\text{ nm}$ 、 $c = 0.389\text{ nm}$ の格子定数が得られ、粉体の $\delta$ 相( $a = 0.362\text{ nm}$ 、 $c = 0.388\text{ nm}$ )と比較して、a軸が1.1%短い。しかし、 $17^\circ$ 付近に観察される弱い回折線(黒丸印)に注目し、これが図6で説明した $\delta$ 相の $\sqrt{3}$ 倍周期をとる六方晶によると考えると、 $17^\circ$ 、 $23^\circ$ 、 $29^\circ$ および $37^\circ$ 付近の回折線は、(100)、(001)、(110)、(111)に帰属される。この時、a軸長として $0.620\text{ nm}$ が得られ、報告されている値( $0.617\text{ nm}$ から $0.620\text{ nm}$ )と、良く一致する。この六

方晶  $\text{MIS-Ta}_2\text{O}_5$  の結晶化は  $700^\circ\text{C}$  の低温でも観察された。そして、これら  $\text{MIS-Ta}_2\text{O}_5$  膜は、60 から 70 の大きな比誘電率を示した。つまり、酸素中  $700^\circ\text{C}$  から  $750^\circ\text{C}$  で酸化結晶化処理した比誘電率が 60 以上と大きい厚さ 8 nm の  $\text{MIS-Ta}_2\text{O}_5$  の結晶構造は、明らかに六方晶であることが、格子定数から初めて明確に見出された。

【0029】そして、この六方晶  $\text{MIS-Ta}_2\text{O}_5$  が  $700^\circ\text{C}$  の低温でも結晶化したもうひとつの要因は、膜厚が 10 nm 以下と小さく長周期構造の L 相が不安定になったことである。逆に、熱処理温度が  $750^\circ\text{C}$  を超えたり  $700^\circ\text{C}$  を下回ったりすると、六方晶は不安定になった。形成温度が  $500^\circ\text{C}$  を超えても六方晶は不安定になった。また、膜厚が 20 nm を超えたり、5 nm を下回ったりしても、六方晶は不安定になった。つまり、比誘電率の大きい六方晶  $\text{MIS-Ta}_2\text{O}_5$  を安定化させる技術を開発した。

【0030】以上、MIS と MIM の双方で説明したように、 $\text{Ta}_2\text{O}_5$  の比誘電率が 50 以上に増大する要因が、六方晶構造にあることを初めて明確に見出した。同時に、それらの形成技術を開発した。そこで、本発明では、この比誘電率が大きい六方晶  $\text{Ta}_2\text{O}_5$  を結晶学的に一層安定化させる方法と、比誘電率を一層増大させる方法を考案した。その方法が以下に説明する、五酸化ニオブと五酸化タンタルの固溶体誘電体膜である。

【0031】 $\text{Nb}_2\text{O}_5$  は  $\text{Ta}_2\text{O}_5$  の同属化合物である。 $\text{Nb}_2\text{O}_5$  においても  $\text{Ta}_2\text{O}_5$  と同様に、長周期構造が知られている。Powder Diffraction, vol. 1, p. 342 (1986) に記述されているように、二つの結晶軸長は 2 nm と大きい。一方、六方晶相が存在することも知られている。これについては、Japanese Journal of Applied Physics, vol. 2, p. 156-174 (1963) に詳しく記述されている。つまり、 $\text{Ta}_2\text{O}_5$  と同様に膜厚を小さくすると、長周期構造は不安定になり格子の小さい六方晶構造が安定化する。そこで、五酸化タンタルに五酸化ニオブを固溶させることで、六方晶構造がより安定化すると考えた。実際、ペンタエトキシタンタルとペンタエトキシニオブを原料として、厚さ 10 nm の五酸化タンタルと五酸化ニオブの全固溶体膜を CVD 法で形成することができた。MIS と MIM のキャパシタ構造によらず、また、 $(\text{Ta}, \text{Nb})_2\text{O}_5$  の固溶体組成によらず、面内の格子定数は  $0.36 \text{ nm}$  ( $\delta$  相を仮定して) あるいはその整数倍周期、あるいは  $0.36 \text{ nm}$  をルート 3 倍した  $0.63 \text{ nm}$  あるいはその整数倍周期で表すことができた。これは、図 6 で説明した六方晶格子の相関と同じである。

【0032】さらに、図 4 に示すように、分極率から比誘電率を予測計算した結果、六方晶  $\delta$  相の比誘電率は、 $\text{Ta}_2\text{O}_5$  から  $\text{Nb}_2\text{O}_5$  へと組成が変化するにつれて、62 から 123 へ 2 倍に増大することがわかった。そこ

で、CVD 法を用いて形成温度  $460^\circ\text{C}$ 、熱処理温度  $600^\circ\text{C}$  で、膜厚が 9 nm の  $(\text{Ta}, \text{Nb})_2\text{O}_5$  固溶体薄膜からなる MIM キャパシタを形成し、その比誘電率の変化を調べた。結果を図 4 に合わせて示す。計算結果から予想されるように、薄膜の比誘電率は 60 から 100 まで増大した。同様の比誘電率の増大は、MIS キャパシタでも確認された。

【0033】最後に、CVD 原料中の不純物について述べる。 $\text{Ta}_2\text{O}_5$  と  $\text{Nb}_2\text{O}_5$  の固溶体では、Nb 置換量の増大に伴い比誘電率は増大する。一方、現在、 $\text{Ta}_2\text{O}_5$  誘電体膜はペンタエトキシタンタルを原料として用いる CVD 法で形成されるが、その原料中の Nb 不純物量の低減に労力と費用がかけられている。しかし、電気特性的な観点からは、原料中の Nb 不純物が誘電体膜に混入しても、何ら負の効果は生じない。つまり、ペンタエトキシタンタル中のニオブ不純物を低減するために費用をかける必要はない。逆に、ペンタエトキシニオブ中のタンタル不純物を低減するために費用をかける必要もない。半導体装置の製造プロセスにおける汚染管理、原料の製造プロセスにおける純度管理など実用的レベルから、ペンタエトキシタンタル CVD 原料中への 1% 以下の Nb 不純物、およびペンタエトキシニオブ CVD 原料中への 1% 以下の Ta 不純物の混入は十分に許容される。

【0034】以上述べたように、 $(\text{Ta}, \text{Nb})_2\text{O}_5$  固溶体の特徴は、(1) 固溶の原理が六方晶の安定化にある、(2) 膜厚を 10 nm 以下と小さくすることで、周期構造の小さい六方晶が一層安定化する、(3) 結晶構造は  $\text{Ta}_2\text{O}_5$  と同じ六方晶を維持しながら、結晶内部の分極率を増大させることで最大比誘電率を 2 倍までに増大し得る、(4)  $\text{Ta}_2\text{O}_5$  と同様の CVD 原料であるペンタエトキシニオブを原料として用いることができるので、 $\text{Ta}_2\text{O}_5$  現行プロセスに大きな変更を加えることなく固溶体プロセスへ移行できる、(5) 従来例で説明した Al や Ti で必要な  $1400^\circ\text{C}$  の高温処理が不要である、(6) CVD 原料では Ta と Nb は互いに相手を不純物として含みやすい。しかし、固溶体はキャパシタ誘電体膜の特性に負の効果を与えないので、互いに微量不純物として含まれても問題ない、などである。

【0035】次に、本発明の第 2 の目的である、高比誘電率六方晶  $(\text{Ta}, \text{Nb})_2\text{O}_5$  固溶体膜を有する MIM キャパシタの製造方法について説明する。もちろん、 $\text{MIS}-(\text{Ta}, \text{Nb})_2\text{O}_5$  キャパシタにおいても同様に高比誘電率化は可能であるが、増大効果が顕著である MIM キャパシタについて説明する。

【0036】ここでは、キャパシタを形成するより以前の工程については、詳細を省略する。つまり、MOS トランジスタを形成し、そのソースおよびドレインより電氣的に接続されるプラグを形成し、そして平坦化するまでの工程については、詳細な説明を省略する。プラグは



平坦化されたシリコン酸化膜表面に開口部を持ち、その開口部はPtやRuなどの貴金属電極、あるいはTiN、Si添加TiN、Al添加TiN、Ta<sub>2</sub>N、Si添加Ta<sub>2</sub>Nなどのバリアメタルで構成される。このプラグ開口部を持つ平坦化表面上に、エッチングストップとして窒化シリコン膜を形成した後、厚さ1ミクロンから2ミクロンの層間絶縁膜(SiO<sub>2</sub>)を堆積する。この層間絶縁膜中に窒化シリコン膜を貫通してプラグ開口部と接続するように、凹型の深い孔を形成する。孔の形状に制約はないが、孔の内側表面積が大きいほどキャパシタ容量は増大する。以下の説明では、孔の内側にのみキャパシタ絶縁膜を形成する構造を取り上げるが、孔の外側の一部あるいは全部にもキャパシタを形成するような構造でも、何ら問題はない。

【0037】凹型の孔を形成した層間絶縁膜上に、CVD法を用いて厚さ数十nmのRuあるいはPt電極を形成する。次に、エッチバックなどの手法を用いて開口平坦部の膜のみを除去し、隣接するキャパシタ間を電気的に分離する。ここで、以降の工程における電極の熱変形を抑制するために、電極を不活性ガス雰囲気中で例えば500℃から700℃の温度で熱処理しても良い。この電極上に、CVD法を用いて厚さ10nm以下の(Ta、Nb)<sub>2</sub>O<sub>5</sub>固溶体誘電体膜を形成する。CVD原料としては、ペンタエトキシタングステンとペンタエトキシニオブの独立2系統、あるいは任意組成のペンタエトキシタングステンとペンタエトキシニオブの混合原料を用いた。形成温度は500℃以下であることが必要である。なぜなら、凹型孔内面に均一に(Ta、Nb)<sub>2</sub>O<sub>5</sub>誘電体膜を形成することに加えて、六方晶構造の安定化を図るため、そして膜形成中に電極表面が酸化されて凹凸化することを抑制するためである。次に、550℃以上700℃以下の温度で(Ta、Nb)<sub>2</sub>O<sub>5</sub>膜を熱処理する。Nbを添加した固溶体は純Ta<sub>2</sub>O<sub>5</sub>と比較して、結晶化に必要な温度は50℃低い。MISキャパシタでは、この熱処理温度領域は、650℃から750℃とMIMで必要な結晶化温度よりも高い。なぜなら、PtやRu電極上では、電極の三回あるいは六回対称面の影響を受けて、高比誘電率六方晶がより低温で結晶化するからである。この温度を超えると六方晶が不安定になり、下回ると六方晶が十分に結晶化しない。これ以降の上部電極、層間絶縁膜、配線層の形成などは、本発明では本質的ではないので省略する。

【0038】以下に、具体的な実施例を挙げ、本発明の有効性を説明する。

【0039】

【発明の実施の形態】<実施例1>実施例1を図1で説明する。これは、PtもしくはRu電極を下部電極に用いるMIMキャパシタとして、比誘電率が50以上大きい(Ta、Nb)<sub>2</sub>O<sub>5</sub>固溶体誘電体膜を用いてキャパシタを形成する工程である。固溶体誘電体膜はCVD法に

より形成し、ペンタエトキシタングステンとペンタエトキシニオブを独立に供給して、固溶体組成を変化させた。ここでは、以下に説明する埋め込みプラグを形成するより以前の工程については省略する。

【0040】まず、積層するプラグ1とAl添加TiNバリアメタル2及びSiO<sub>2</sub>からなるプラグ部層間絶縁膜3の上に、膜厚1500nmのSiO<sub>2</sub>からなるキャパシタ部層間絶縁膜4を、モノシランガスを原料とするプラズマCVD法によって堆積した。その後、W膜をスパッタリング法で形成した後、レジストを塗布して周知のフォトリソグラフィ法によってWマスクを加工し、ドライエッチング法によってキャパシタ部層間絶縁膜4をバリアメタル2の表面まで加工して、下部電極5を形成する深孔を形成した。

【0041】その後、膜厚25nmの下部電極5を化学的気相成長法によって堆積した。下部電極としては、RuおよびPtを用いた。Ru電極は、有機金属錯体Ru(C<sub>2</sub>H<sub>5</sub>C<sub>2</sub>H<sub>4</sub>)<sub>2</sub> (ビスエチルシクロペンタジエニルルテニウム)を(C<sub>2</sub>H<sub>4</sub>)<sub>2</sub>O (テトラヒドロフラン)に0.1mol/lの濃度で溶解した溶液を液体搬送するCVD技術を用いて形成した。基板と対面するシャワーヘッド内で、液体原料を酸素ガスおよび窒素ガスと混合し、基板に吹きつけた。形成温度は290℃、圧力は5 Torrである。Pt電極は、有機金属錯体CH<sub>3</sub>C<sub>2</sub>H<sub>4</sub>Pt(CH<sub>3</sub>)<sub>3</sub> (メチルシクロペンタジエニルトリメチル白金)を(C<sub>2</sub>H<sub>4</sub>)<sub>2</sub>O (テトラヒドロフラン)に0.1mol/lの濃度で溶解した溶液を液体搬送するCVD技術を用いて形成した。酸素ガスと窒素ガスを7対1の割合で混合し、基板と対面するシャワーヘッド内でこのガスを液体原料と混合して基板に吹きつけた。形成温度は250℃、圧力は5 Torrである。

【0042】その後、(Ta、Nb)<sub>2</sub>O<sub>5</sub>固溶体誘電体膜6を化学的気相成長法によって形成した。前駆体としてペンタエトキシタングステン[Ta(OC<sub>2</sub>H<sub>5</sub>)<sub>5</sub>]およびペンタエトキシニオブ[Nb(OC<sub>2</sub>H<sub>5</sub>)<sub>5</sub>]を用い、各原料を独立に供給し、その供給量をマスフローコントローラで制御して任意組成の(Ta<sub>1-x</sub>Nb<sub>x</sub>)<sub>2</sub>O<sub>5</sub>固溶体薄膜を形成した。その他の形成条件は、0.5 TorrのN<sub>2</sub>/O<sub>2</sub>混合ガス中(圧力比N<sub>2</sub>/O<sub>2</sub>=2/1)、基板温度460℃、膜厚9nm、であった。固溶体誘電体膜の結晶化を促進させるために、窒素気流中650℃で2分間、酸素気流中で600℃で1分間熱処理した。続いて、下部電極と同じ材料からなるRuあるいはPtの上部電極7を、下部電極と同様に形成した。

【0043】ここでは、バリアメタルとしてAl添加TiN、上下電極としてRuおよびPt金属、を用いた半導体装置の製作工程例を示した。しかし、材料の選択肢は広く、Al添加TiNの変わりに、純TiN、Ta<sub>2</sub>N、Siを添加したTa<sub>2</sub>N、などを用いても同様の効果



が得られた。上部電極にはもちろん、CVD法で形成したTiNを用いても問題ない。

【0044】<実施例2>実施例2を図2で説明する。これは、シリコン窒化膜で被覆したポリシリコン電極を用いるMISキャパシタに、 $Ta_2O_5$ ある $Nb_2O_5$ 誘電体膜を用いてキャパシタを形成する工程である。

【0045】まず、ポリシリコンプラグ21及びSiO<sub>2</sub>からなるプラグ部層間絶縁膜22上に、膜厚2000nmのSiO<sub>2</sub>からなるキャパシタ部層間絶縁膜23を、モノシランガスを原料とするプラズマCVD法によって堆積した。その後、W膜をスパッタリング法で形成した後、レジストを塗布して周知のフォトリソグラフィ法によってWマスクを加工し、ドライエッチング法によってキャパシタ部層間絶縁膜23をポリシリコンプラグ21の表面まで加工して、下部ポリシリコン電極24を形成する深孔を形成した。

【0046】次に、厚さ20nmの導電性非晶質シリコン層を深孔の内面およびキャパシタ部層間絶縁膜23の上面に渡って形成し、リソグラフィおよびエッチングプロセスによりキャパシタ部層間絶縁膜上面の非晶質シリコン層を除去して、深孔の内面にのみ非晶質シリコン層を残す。深孔内表面にシリコンの種付けをした後、630℃で熱処理して結晶化すると同時に表面を凹凸化してポリシリコン電極24を形成する。この表面にPH<sub>3</sub>を用いてPをドーピングした後NH<sub>3</sub>熱処理して表面に窒化シリコン膜25を形成した。

【0047】その後、 $Ta_2O_5$ あるいは $Nb_2O_5$ 誘電体膜26を化学的気相成長法によって形成した。前駆体としてペンタエトキシタンタル[Ta(OC<sub>2</sub>H<sub>5</sub>)<sub>5</sub>]もしくはペンタエトキシニオブ[Nb(OC<sub>2</sub>H<sub>5</sub>)<sub>5</sub>]を用い、0.5 TorrのN<sub>2</sub>/O<sub>2</sub>混合ガス中(圧力比N<sub>2</sub>/O<sub>2</sub>=2/1)、基板温度460℃、膜厚8nm、の条件で $Ta_2O_5$ 膜あるいは $Nb_2O_5$ 膜を形成した。誘電体膜の結晶化を促進させるために、酸素気流中750℃で2分間、熱処理した。続いて、TiN上部電極27を、CVD法により形成した。

【0048】誘電体膜の特性指針となる換算膜厚(シリコン酸化膜厚に換算した比誘電率)は、 $Ta_2O_5$ 誘電体MIS-キャパシタで3.1nm、 $Nb_2O_5$ 誘電体キャパシタで2.9nmであった。この値には $Ta_2O_5$ もしくは $Nb_2O_5$ 誘電体と窒化シリコン電極界面の低誘電率層による容量が含まれる。したがって、両換算膜厚の差から類推して、 $Ta_2O_5$ 誘電体がL相でありその比誘電率が30程度なら、 $Nb_2O_5$ の比誘電率は37と計算される。 $Ta_2O_5$ 誘電体が六方晶相でありその比誘電率が60なら、 $Nb_2O_5$ の比誘電率は99、不完全な六方晶相で40なら54と計算される。膜厚が六方晶 $Ta_2O_5$ の安定領域にあるので、 $Nb_2O_5$ の比誘電率は50以上であることは明白である。

【0049】このように、 $Nb_2O_5$ における比誘電率の

増大が確認された。

【0050】<実施例3>実施例3を図3で説明する。これは、(Ta、Nb)<sub>2</sub>O<sub>5</sub>固溶体誘電体膜をキャパシタ絶縁膜として用いるMIMキャパシタを有する半導体記憶装置を形成する工程である。(Ta、Nb)<sub>2</sub>O<sub>5</sub>固溶体誘電体膜をCVD法で形成する際に、ペンタエトキシタンタルとペンタエトキシニオブ原料をカクテルにして、単一原料として供給して、ある組成の固溶体膜を形成する特徴を有する。

【0051】Si基板31に、熱酸化による素子分離32とイオン打ち込みによる拡散層33を形成し、その上にポリシリコンとWSi<sub>2</sub>の積層からなるワード線34と35を形成した。その後、Si<sub>3</sub>N<sub>4</sub>からなるバリア層37上にポリシリコンとWSi<sub>2</sub>の積層からなるビット線38と39を形成した。また、SiO<sub>2</sub>からなるプラグ部層間絶縁膜42内に、ポリシリコンからなる第一のプラグ36と、ポリシリコンからなる第二のプラグ40と、Ta<sub>2</sub>Nからなるバリアメタル41を形成した。これら積層プラグにより、トランジスタの拡散層33とキャパシタの下部電極45を電気的に接続する。これまでの工程で、キャパシタを形成する前工程と平坦化が完了した。

【0052】次に、Si<sub>3</sub>N<sub>4</sub>からなる層間絶縁膜43に続いて、膜厚1500nmのSiO<sub>2</sub>からなるキャパシタ部層間絶縁膜44を、モノシランガスを原料とするプラズマCVD法によって堆積した。その後、W膜をスパッタリング法で形成した後、レジストを塗布して周知のフォトリソグラフィ法によってWマスクを加工し、ドライエッチング法によってキャパシタ部層間絶縁膜44をバリアメタル41の表面まで加工して、下部電極45を形成する深孔を形成した。なお、孔の加工形状は、開口部が楕円筒形になるようにした。

【0053】その後、膜厚20nmの下部Ru電極45を化学的気相成長法によって堆積した。下部Ru電極は、有機金属錯体Ru(C<sub>2</sub>H<sub>5</sub>C<sub>2</sub>H<sub>4</sub>)<sub>2</sub>(ビスエチルシクロペンタジエニルルテニウム)を(C<sub>2</sub>H<sub>4</sub>)<sub>2</sub>O(テトラヒドロフラン)に0.1mol/lの濃度で溶解した溶液を液体搬送するCVD技術を用いて形成した。基板と対面するシャワーヘッド内で、液体原料を酸素ガスおよび窒素ガスと混合し、基板に吹きつけた。形成温度は290℃、圧力は5 Torrである。

【0054】その後、(Ta、Nb)<sub>2</sub>O<sub>5</sub>固溶体誘電体膜46を化学的気相成長法によって形成した。前駆体としてペンタエトキシタンタル[Ta(OC<sub>2</sub>H<sub>5</sub>)<sub>5</sub>]およびペンタエトキシニオブ[Nb(OC<sub>2</sub>H<sub>5</sub>)<sub>5</sub>]のカクテル原料を用いた。組成は、(Ta<sub>1-x</sub>Nb<sub>x</sub>)<sub>2</sub>O<sub>5</sub>を用い、x=0、0.01、0.1、0.3、0.5、0.7、0.9、0.99、1、である。カクテル原料の供給量をマスフローコントローラで制御して、各組成の(Ta、Nb)<sub>2</sub>O<sub>5</sub>固溶体誘電体膜を形成した。その他の形成条

件は、0.5 Torr の  $N_2/O_2$  混合ガス中（圧力比  $N_2/O_2=2/1$ ）、基板温度 460℃、膜厚 9 nm、であった。固溶体誘電体膜の結晶化を促進させるために、窒素気流中 650℃で2分間、酸素気流中で600℃で1分間熱処理した。

【0055】続いて、Ru からなる上部電極 47 を、下部電極と同様にして形成した。キャパシタの上部に  $SiO_2$  からなる配線部層間絶縁膜 48 と、W からなる第二の配線層 49 を形成した。

【0056】図 5 に、キャパシタ容量の変化を示した。固溶体膜中のニオブ含有量の増大とともにキャパシタ容量は増大し、タンタルを含まない純五酸化ニオブにおいて最大で2倍まで増大した。また、純五酸化タンタルあるいは純五酸化ニオブから1%程度の固溶範囲内では顕著な変化は見られない。つまり、相互に不純物として含まれても影響しない。この容量記憶素子のメモリ動作を確認したところ、所望の特性が得られることを確認した。

【0057】ここでは、バリアメタルとして TaN、上下電極として Ru 金属、を用いた半導体装置の製作工程例を示した。しかし、材料の選択肢は広く、TaN の代わりに Si を添加した TaN、TiN、Al を添加した TiN、などを用いても同様の効果が得られた。下部電極にはもちろん、CVD 法で形成した Pt を用いても問題ない。上部電極に関しては、Pt や Ru 以外に TiN を用いても同じ効果が得られた。

【0058】

【発明の効果】本発明によれば、比誘電率が 50 から最大 100 と大きい  $Ta_2O_5$  と  $Nb_2O_5$  の固溶体を、安定に再現性良くキャパシタの誘電体膜として適用することが可能となる。これにより、信号量を増大させてデバイス動作の信頼性を向上させることが可能である。あるいは、キャパシタ高さを低減してプロセス負荷を低減することができる。さらに、高誘電率の起源である六方晶構造が 600℃の温度から結晶化するので、形成温度が低温化されて、トランジスタ特性の劣化を抑制することができる。つまり、半導体容量素子の微細化による高集積化、工程簡略化および高信頼化による歩留まりの向上、等を実現することができる。

【図面の簡単な説明】

【図 1】本発明の実施例 1 を説明する工程の縦断面図。

【図 2】本発明の実施例 2 を説明する工程の縦断面図。

【図 3】本発明の実施例 3 を説明する工程の縦断面図。

【図 4】本発明の実施例 1 における  $(Ta, Nb)_2O_5$  固溶体誘電体膜の高誘電率化を説明するグラフ。

【図 5】本発明の実施例 3 における  $(Ta, Nb)_2O_5$  固溶体誘電体膜をキャパシタ絶縁膜として有する半導体記憶装置に関して、その高容量化を説明するグラフ。

【図 6】 $Ta_2O_5$  の多形における斜方晶 L 相と六方晶  $\delta$  層および関連の六方晶に関して、結晶格子の相互関係を Ta-O 配位多面体を用いて比較する図。

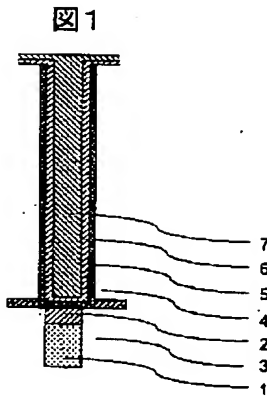
【図 7】 $Ta_2O_5$  の多形における斜方晶 L 相と六方晶  $\delta$  層に関して、その類似性を説明する X 線回折図。

【図 8】膜厚が 10 nm 以下の MISO および MIM- $Ta_2O_5$  膜の結晶構造が六方晶であることを示す図であり、(a) は、Ru 電極上に形成した MIM- $Ta_2O_5$  膜に関して、六回対称性を明確に示すナノ領域電子線回折図、(b) は、窒化シリコン膜で被覆したポリシリコン電極上に形成した MISO- $Ta_2O_5$  膜に関して、結晶構造が六方晶であることを示す X 線回折図。

【符号の説明】

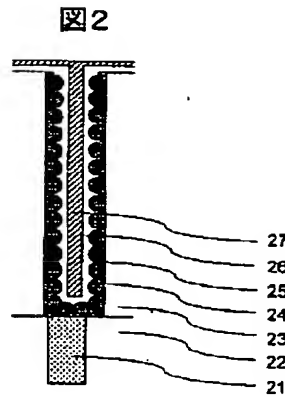
1…プラグ、2…バリアメタル、3…プラグ部層間絶縁膜、4…キャパシタ部層間絶縁膜、5…下部電極、6… $(Ta, Nb)_2O_5$  固溶体誘電体膜、7…上部電極、21…ポリシリコンプラグ、22…プラグ部層間絶縁膜、23…キャパシタ部層間絶縁膜、24…ポリシリコン電極、25…窒化シリコン膜、26… $(Ta, Nb)_2O_5$  固溶体誘電体膜、27…TiN 上部電極、31…基板 (Si)、32…素子分離 ( $SiO_2$ )、33…拡散層、34…ワード線 (ポリシリコン)、35…ワード線 ( $WSi_2$ )、36…第一のプラグ (ポリシリコン)、37…バリア層 ( $Si_3N_4$ )、38…ビット線 (ポリシリコン)、39…ビット線 ( $WSi_2$ )、40…第二のプラグ (ポリシリコン)、41…バリアメタル、42…プラグ部層間絶縁膜 ( $SiO_2$ )、43…層間絶縁膜 ( $Si_3N_4$ )、44…キャパシタ部層間絶縁膜 ( $SiO_2$ )、45…下部電極、46… $(Ta, Nb)_2O_5$  固溶体誘電体膜、47…上部電極、48…配線部層間絶縁膜 ( $SiO_2$ )、49…第二の配線層 (W)。

【図1】



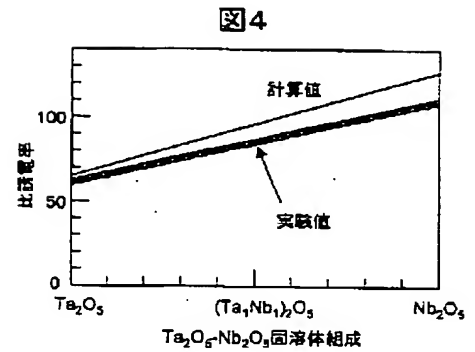
- 1...プラグ  
2...バリアメタル  
3...プラグ部相間絶縁膜  
4...キャパシタ部相間絶縁膜  
5...下部電極  
6...(Ta,Nb)<sub>2</sub>O<sub>5</sub>固溶体誘電体膜  
7...上部電極

【図2】

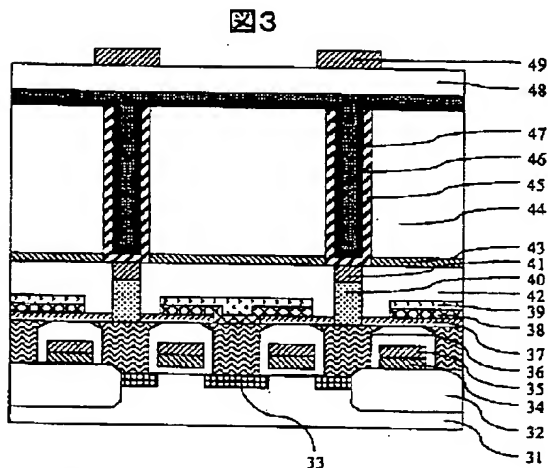


- 21...ポリシリコンプラグ  
22...プラグ部層間絶縁膜  
23...キャパシタ部層間絶縁膜  
24...ポリシリコン電極  
25...窒化シリコン膜  
26...誘電体膜  
27...TiN上部電極

【図4】



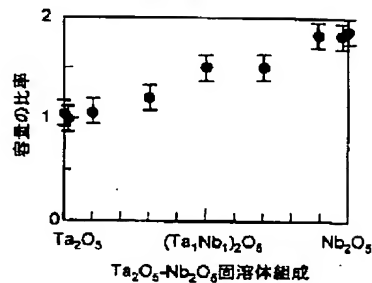
【図3】



- 31...基板(Si)  
32...素子分離(SiO<sub>2</sub>)  
33...拡散層  
34...ワード線(ポリシリコン)  
35...ワード線(WSi<sub>3</sub>)  
36...第一のプラグ(ポリシリコン)  
37...バリア層(Si<sub>3</sub>N<sub>4</sub>)  
38...ビット線(ポリシリコン)  
39...ビット線(WSi<sub>3</sub>)  
40...第二のプラグ(ポリシリコン)  
41...バリアメタル  
42...プラグ部層間絶縁膜(SiO<sub>2</sub>)  
43...層間絶縁膜(Si<sub>3</sub>N<sub>4</sub>)  
44...キャパシタ部層間絶縁膜(SiO<sub>2</sub>)  
45...下部電極  
46...(Ta,Nb)<sub>2</sub>O<sub>5</sub>固溶体誘電体膜  
47...上部電極  
48...配線部層間絶縁膜(SiO<sub>2</sub>)  
49...第二の配線層(W)

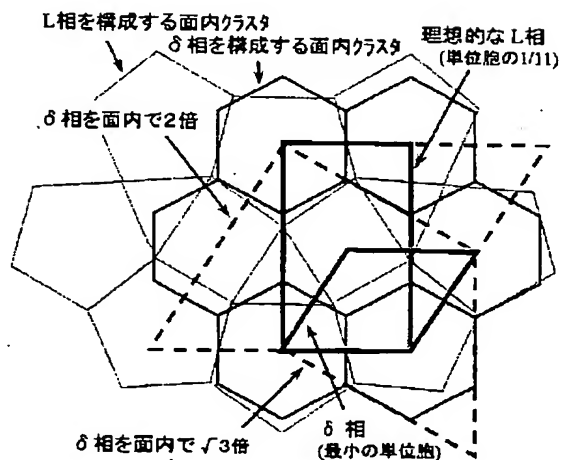
【図5】

図5



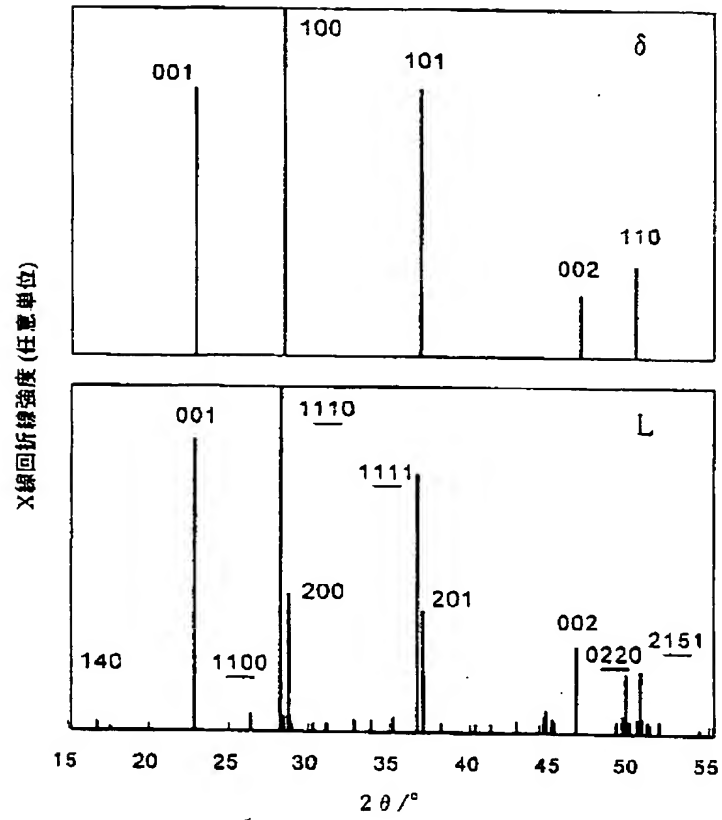
【図6】

図6



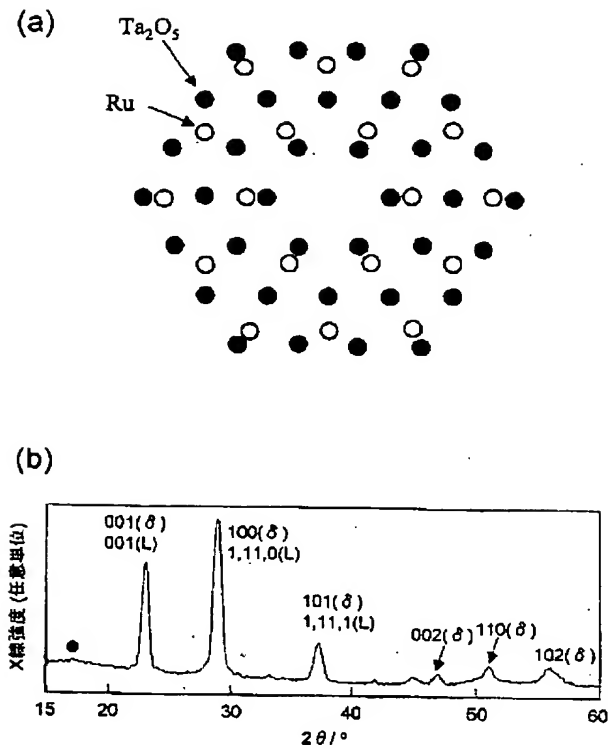
【図7】

図7



【図 8】

図 8



フロントページの続き

(72)発明者 濱田 智之  
埼玉県比企郡鳩山町赤沼2520番地 株式会  
社日立製作所基礎研究所内

Fターム(参考) 4K030 AA11 BA13 BA17 BA42 BB12  
CA04 FA10 JA01 LA15  
5F058 BA11 BC03 BD05 BF07 BF27  
BJ06  
5F083 AD24 AD48 AD62 GA09 JA02  
JA06 JA35 JA38 JA39 JA40  
MA06 MA17 NA01 NA08 PR34